



FUDAN
MICRO



第七届“复微杯”全国大学生电子设计大赛

支持块浮点格式的 AI 引擎设计与实现

数字赛道命题一

1 赛题简介

近年来，块浮点数 (Block Float Point,BFP) 因其在 AI 领域表现出的高精度、低存储等性能受到了广泛关注。其中共享微指数 (shared MicroExponents,MX) 表现尤为突出，因此 AI 硬件加速电路支持 MX 格式是非常有必要的。

本赛题要求参赛者设计一款支持 MX 数据格式的 AI 引擎, 不限定具体精度, 要求其能够支持矩阵运算和向量运算, 可完成 yolov5s 网络的前向推理。参赛者可通过合理设计软件量化方案和硬件电路, 尽可能在硬件资源占用小的情况下, 达到网络推理性能最优。参赛者需要输出软件工程、RTL code 和书面报告。本次大赛将分为初赛与决赛两个阶段进行, 初赛阶段将根据 RTL code 和书面报告进行打分, 并依据初赛情况决定进入决赛的队伍数量。

2 赛题要求

2.1 功能要求

初赛赛题：支持块浮点格式的 AI 引擎设计实现与仿真

I. AI 引擎

本赛题要求参赛者设计一个 AI 引擎，其必须支持 MX 数据格式，精度不限于下表提供的 3 种，要求支持矩阵运算和向量运算，可完成 yolov5s 网络的前向推理。要求 AI 引擎的峰值算力不小于 100 GOPS。使用 Verilog 语言进行实现，并完成功能仿真验证。初赛以书面报告、RTL 代码及电路仿真结果作为主要评分指标。

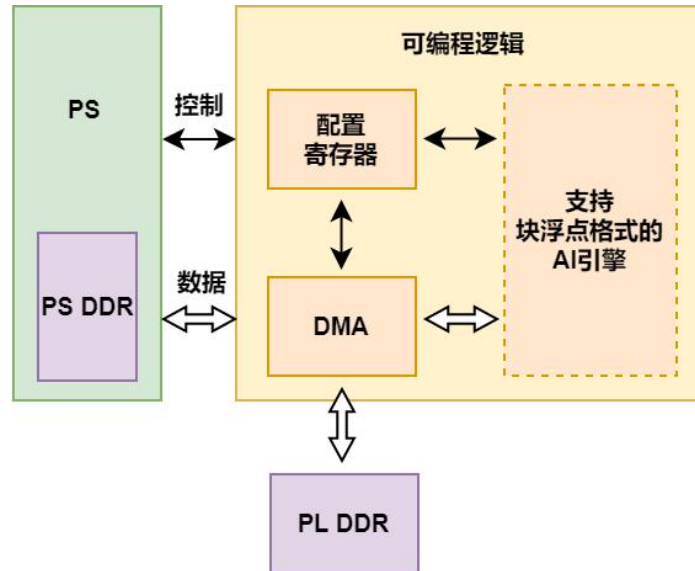
			MX9	MX6	MX4
Block granularity	1st level	k1	16	16	16
	2nd level	k2	2	2	2
Scale bit-width	1st level	d1	8	8	8
	2nd level	d2	1	1	1
Mantissa bit-width	m		7	4	2
Average bits per element			9	6	4

决赛赛题：AI 引擎的 FPGA 实现和系统测试

II. 硬件实现

要求在我司 PSOC 上实现支持 MX 数据格式的 AI 引擎的系统方案，该芯片包含处理系统（Processing System, PS）和可编程逻辑（Programmable Logic, PL）两部分。如下图所示，处理系统可以将一层计算的输入数据写入到 PS 端的 DDR 中，然后通过 DMA 模块将数据写入到 PL DDR 中。PS 通过控制端口配置 PL 端的寄存器，启动 AI 引擎进行计算。AI 引擎通过 DMA 模块完成输入/输出数据的访问。电路的计算结果需要与软件的仿真结果进行匹配。对于能够成功完成如上要求的参赛队伍，则根据网络性能、运算速度、逻辑资源占用率以及是否有加分项进一步评比。

其中赛题组会提供一个示例工程，包括接口互连模块，以及软件端硬件控制和数据传输的驱动函数。参赛者只需要按照接口要求，完成 AI 引擎的设计，以及处理系统中的用户程序即可。



决赛主要以 PSOC 上部署完成后运行 yolov5s 网络的性能情况作为评分指标。其中加分项包括但不限于：能够部署运行多个网络，电路能够运行到较高的频率，电路结构具有灵活性，进行了额外的性能分析和测试（瓶颈分析、与其他平台的对比等等），对我司的 PSOC 芯片及相应的 EDA 软件提出了合理的意见和建议。

2.2 输出要求（初赛）

- 1) 书面报告，包括方案设计和电路实现两部分（要求详见章节 3）。
- 2) 算法研究的软件工程。
- 3) 电路实现的 RTL code 与仿真工程。

2.3 输出要求（决赛）

- 1) 书面报告，包括系统集成方案与测试报告。
- 2) 系统集成的软件工程。
- 3) 系统集成的 FPGA 工程。

3 报告模板

一， 实现方案研究

1. 业界研究情况

1.1.背景综述

1.2.

2.研究内容

2.1.研究内容 1

2.1.1.研究内容

2.2.2.研究结论

2.2. 研究内容 2

2.2.1.研究内容

2.2.2.研究结论

3.总结

二， 电路实现方案

1.模块综述

1.1.功能综述

1.2.结构框图

2.数字模块实现方案

2.1.接口定义

2.2.xx 子模块

2.2.1.模块功能

2.2.2.接口定义

2.2.3.实现方案

2.3.xx 子模块

2.4.仿真结果

3.总结

三， 系统集成部分

1.系统方案

1.1.功能综述

1.2.结构框图与工程实现结果（主频， 资源占用情况）

2.系统测试

-
- 2.1.功能测试
 - 2.2.性能测试
 - 3.总结

4 评分标准 (初赛)

初赛总分 100 分，评分标准如下。

项目		主要内容	分数
数字模块实现 方案	书面报告	实现方案研究 (必须包含精度与带宽的分析)	20
		电路实现方案	25
	RTL code	功能正确	15
		实现高效性	10
		代码风格	5
其他		报告内容简洁准确、逻辑清晰	10
		创新性、专项突出等加分项	15
合计			100

5 赛事安排

5.1 参赛队伍要求

每支参赛队伍控制在 4 人以内。

5.2 赛事流程

阶段	时间	内容
初赛		根据本赛题要求完成并提交相应设计和书面报告 确定决赛队伍
培训		对进入决赛的队伍进行相应培训
决赛		统一上机决赛
答辩		决赛答辩，确定名次与奖项

注：具体安排以组委会通知为主。