



第七届“复微杯”全国大学生电子设计大赛

基于复旦微电子 PSOC 平台的 RISC-V 多核 异构互联平台设计

FPGA 赛道

1 项目简介

随着半导体技术的飞速发展，多核异构架构成为提升系统性能、满足多样化计算需求的关键。RISC-V 作为新兴的开源指令集架构，具有高度可定制性与扩展性，为芯片设计带来全新活力。PSoC (Programmable System-on-Chip) 凭借其丰富的可编程资源，能无缝整合模拟与数字电路，为构建复杂的多核异构互联平台提供了理想的硬件基础。本次竞赛旨在探索如何基于 PSoC 实现 RISC-V 多核异构互联，挖掘其在高性能计算、低功耗设计、灵活通信等领域的巨大潜力，推动前沿芯片技术的创新与应用。功能相同或相近的情况下，接口数据带宽和传输效能会作为附加考量标准。

2 基本需求描述

该项目要求基于互连机制，进行互连架构的设计与开发，最终在我司 PSoC 平台进行功能实现。

1. 必选

1) 多核集成：在 PSoC 平台上，至少集成 2 个具有显著差异化特性的 RISC-V 核，各内核从工作频率（如设置低功耗低频核与高性能高频核）、缓存架构（从直接映射缓存到组相联缓存，适配不同数据访问模式）、支持的指令集扩展（如针对浮点运算、加密算法、向量处理的特定扩展）等维度呈现显著差异，以应对多元任务挑战。

2) RISC-V 核间互联机制设计：构建高效的多核互连网络，可采用一致性总线、片上总线、片上网络 (NoC) 或自定义高速互连架构。确保多核之间能够快速、可靠地交换数据，完成数据一致性与控制信号的交互。

3) RISC-V 与 PS 之间互联实现：通过 PS-PL 之间的 AXI 接口，完成与 PS 内部硬件资源的交互；

- 4) 自定义各 RISC-V 核之间的任务调度与资源管理；
- 5) 自定义性能测试与验证方式；
- 6) 提供完整设计报告及验证报告。

2. 可选

- 1) 低功耗设计。
- 2) 软件支持与开发工具。
- 3) 安全性设计。

3 报告模板

报告模板至少应该包括以下部分:

- 1) 团队介绍 (团队成员与职责分工)
- 2) 整体设计方案, 包括设计理念与思路
- 3) 所选项目的架构部分介绍, 说明系统总线架构功能和特点
- 4) 仿真数据及测试结果
- 5) PSoC 实现过程中的工作

4 评分标准

该赛题总分 100 分，评分标准分为两部分。第一部分为基本功能实现必须实现部分，第二部分为附加可选功能部分。具体细则如下：

项目	主要内容	分数
必选	多核 RSIC-V 架构设计	10
	多核 RSIC-V 核间互联	20
	RSIC-V 与 PS 之间互联	20
	性能测试与验证	10
	PSOC 平台实现功能	10
	提供完整的设计报告及验证报告	10
可选	低功耗设计	10
	软件支持与开发工具	5
	安全性设计	5
合计		100

5 赛事流程安排

5.1 参赛队伍要求

参赛团队人数要求控制在 3-5 人以内。

5.2 赛前培训

培训事宜将根据后期具体情况另行通知。

5.3 初赛阶段

根据需求组织团队，进行设计与实现，提交设计文档与仿真结果波形，评审委员根据提交的材料进行初审，决定答辩/决赛队伍。

设计文档必须包括如下内容：

- 1) 互连系统架构；
- 2) 详细介绍互连设计；
- 3) PSOC 平台实现；
- 4) 仿真及验证结果。

5.4 决赛阶段/答辩

决赛包括上板验证和答辩两部分。对于进决赛的选手，会在一定期限内，以远程连接的方式提供开发板供验证使用，之后会进行最终的线上答辩。根据答辩结果决定最终团队排名。